

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-101666

(43)Date of publication of application : 16.04.1996

(51)Int.CI. G09G 3/32
G09G 3/20

(21)Application number : 06-261343

(71)Applicant : TAKIRON CO LTD

(22)Date of filing : 30.09.1994

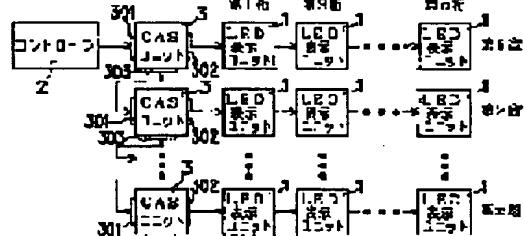
(72)Inventor : TAGUCHI AKIRA
KAN TAIRA

(54) DATA DISTRIBUTER OF DOT MATRIX LED DISPLAY DEVICE

(57)Abstract:

PURPOSE: To facilitate sending control of a display data signal by arranging LED display units in plural figures and plural stages, constituting a large screen LED display device and sending the display data signal similarly to the case where a single large screen LED display unit is used without rearranging it.

CONSTITUTION: The display data signal, etc., sent from a second output terminal 303 of a CAS unit 3 of the first stage is inputted to the input terminal 301 of the CAS unit 3 of the second stage, and also after the second output terminal 303 of the CAS unit 3 of the second stage, the display signal is inputted to the input terminal 301 of the CAS unit 3 of the m-th stage finally. Further, the display data signals, etc., sent from the first output terminals 302 of the CAS units of respective stages are inputted to the LED display units of first figures of respective stages. When the CAS units 3 are used, the display data signals, etc., are sent similarly to the case where only one unit of the large screen LED display unit is used.



LEGAL STATUS

[Date of request for examination] 09.08.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application] .

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-101666

(43) 公開日 平成8年(1996)4月16日

(51) Int.Cl.⁶ 識別記号 庁内整理番号 F I 技術表示箇所
G 0 9 G 3/32 4237-5H
3/20 W 4237-5H

審査請求 未請求 請求項の数3 FD (全 13 頁)

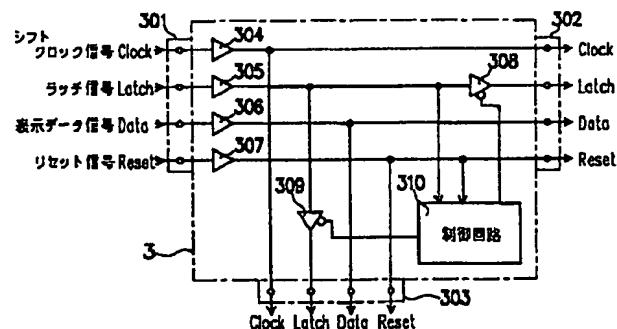
(21)出願番号	特願平6-261343	(71)出願人	000108719 タキロン株式会社 大阪府大阪市中央区安土町2丁目3番13号
(22)出願日	平成6年(1994)9月30日	(72)発明者	田口 彰 大阪市中央区安土町2丁目3番13号 タキ ロン株式会社内
		(72)発明者	韓 平 大阪市中央区安土町2丁目3番13号 タキ ロン株式会社内
		(74)代理人	弁理士 中井 宏行

(54) 【発明の名称】 ドットマトリクス型LED表示装置のデータ分配器

(57) 【要約】

【目的】 LEDユニット1を多数桁多数段に配置して大画面のドットマトリクス型LED表示装置として使用する場合に、単一の大画面のLEDユニットを用いた場合と同様にデータ信号Data等を送ることができ、また、このデータ信号Data等の伝送距離を短くして雑音の影響を受け難くし、高速の駆動も可能にすることができる汎用性の高いCASユニット3を提供することを目的とする。

【構成】 ラッチ信号Latchの立ち上がりを16回計数すると、このラッチ信号Latchの出力先を第1出力端子302から第2出力端子303に切り替えるCASユニット3をLEDユニット1の各段に接続する。



【特許請求の範囲】

【請求項1】シリアルに送られて来る表示データ信号を順次後続桁のLED表示ユニットに送り出すと共に、この表示データ信号のうちの所定ビット数を自身のドットマトリクス方式の表示部の各行に順次対応付けて表示させるLED表示ユニットを複数桁複数段に配置したドットマトリクス型LED表示装置において、

このLED表示装置の各段に設けられ、それぞれの段で複数桁にカスケード接続されたLED表示ユニットに表示データを分配するデータ分配器であって、

外部装置又は上位段のデータ分配器から送られて来る表示データ信号を入力する入力手段と、

入力手段が入力した表示データ信号を当該段のLED表示ユニットに送り出す第1出力手段と、

入力手段が入力した表示データ信号を下位段のデータ分配器又は下位段のLED表示ユニットに送り出す第2出力手段と、

第1出力手段が送出し当該段のLED表示ユニットが受け取った表示データ信号が所定行数分に達したことを検出する送出完了検出手段と、

送出完了検出手段が所定行数に達したことを検出すると、第1出力手段による表示データ信号の送出を停止させ、又は、当該段のLED表示ユニットによるこの表示データ信号の受け取りを停止させると共に、第2出力手段による表示データ信号の送出を開始させ、又は、下位段のデータ分配器若しくは下位段のLED表示ユニットによるこの表示データ信号の受け取りを開始させる出力切替手段と、

外部装置又は上位段のデータ分配器から送られて来るリセット信号に従って、第1出力手段による表示データ信号の送出を開始させ、又は、当該段のLED表示ユニットによるこの表示データ信号の受け取りを開始させると共に、第2出力手段による表示データ信号の送出を停止させ、又は、下位段のデータ分配器若しくは下位段のLED表示ユニットによるこの表示データ信号の受け取りを停止させる出力初期化手段とを備えたことを特徴とするLED表示ユニットのデータ分配器。

【請求項2】シリアルに送られて来る表示データ信号をシフトクロック信号に従って順次シフトレジスタ上でシフトさせてから後続桁のLED表示ユニットに送り出すと共に、ラッチ信号に従ってこのシフトレジスタ上の表示データ信号をパラレルにラッチ回路にラッチさせ、また、このラッチ回路がラッチするたびに、ラッチされた表示データ信号をドットマトリクス方式の表示部の各行に順次対応付けて適宜表示させ、表示データ信号が所定行数分このラッチ回路にラッチされたことを検出すると送信完了信号を出力し、リセット信号に従って次に表示データ信号を対応付ける表示部の行を最初の行に戻すLED表示ユニットを複数桁複数段に配置したドットマトリクス型LED表示装置において、

外部装置又は上位段のデータ分配器から送られて来る表示データ信号とシフトクロック信号とラッチ信号とリセット信号を入力する入力手段と、

入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とリセット信号を当該段のLED表示ユニットに送り出す第1出力手段と、

入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とリセット信号を下位段のデータ分配器又は下位段のLED表示ユニットに送り出す第2出力手段と、

当該段のLED表示ユニットが送出する送信完了信号を入力する送信完了信号入力手段と、

送信完了信号入力手段を介して送信完了信号を受け取ると、第1出力手段によるラッチ信号の送出を停止させると共に、第2出力手段によるラッチ信号の送出を開始させる出力切替手段と、

入力手段が入力したリセット信号に従って、第1出力手段によるラッチ信号の送出を開始させると共に、第2出力手段によるラッチ信号の送出を停止させる出力初期化手段とを備えたことを特徴とするドットマトリクス型LED表示装置のデータ分配器。

【請求項3】シリアルに送られて来る表示データ信号をシフトクロック信号に従って順次シフトレジスタ上でシフトさせてから後続桁のLED表示ユニットに送り出すと共に、ラッチ信号に従ってこのシフトレジスタ上の表示データ信号をパラレルにラッチ回路にラッチさせ、また、このラッチ回路がラッチするたびに、ラッチされた表示データ信号をドットマトリクス方式の表示部の各行に順次対応付けて適宜表示させ、リセット信号に従って次に表示データ信号を対応付ける表示部の行を最初の行に戻すLED表示ユニットを複数桁複数段に配置したドットマトリクス型LED表示装置において、

外部装置又は上位段のデータ分配器から送られて来る表示データ信号とシフトクロック信号とラッチ信号とリセット信号を入力する入力手段と、

入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とリセット信号を当該段のLED表示ユニットに送り出す第1出力手段と、

入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とリセット信号を下位段のデータ分配器又は下位段のLED表示ユニットに送り出す第2出力手段と、

第1出力手段が送り出したラッチ信号のラッチ回数を計数するラッチ計数手段と、

ラッチ計数手段の計数が所定数に達すると、第1出力手段によるラッチ信号の送出を停止させると共に、第2出力手段によるラッチ信号の送出を開始させる出力切替手段と、

入力手段が入力したリセット信号に従って、第1出力手段によるラッチ信号の送出を開始させると共に、第2出

力手段によるラッチ信号の送出を停止させる出力初期化手段とを備えたことを特徴とするドットマトリクス型LED表示装置のデータ分配器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ドットマトリクス方式のLED表示ユニットを複数桁複数段に組み合わせて構成するドットマトリクス型LED表示装置において、各段のLED表示ユニットに表示データ信号を分配するデータ分配器に関する。

【0002】

【従来の技術】図7にLED (Light Emitting Diode) 発光ダイオードを用いたドットマトリクス方式のLED表示ユニット1の基本的な構成例を示す。

【0003】このLED表示ユニット1は、図8に示すように、LED101aを16×16ドット (256ドット) のドットマトリクス状に配列してLED点灯回路を構成したLEDパネル101を備えている。また、このLED表示ユニット1は、16ビットのシフト動作を行なうシフトレジスタ102と、このシフトレジスタ102の16ビットのパラレル出力をラッチするラッチ回路103とを有している。そして、ラッチ回路103の16ビットの出力はRAM104に送られるようになっている。

【0004】RAM104は、3×16ワード (1ワード=16ビット) 以上の記憶容量を有するSRAM [Static Random Access Memory]によって構成されている。そして、このRAM104の記憶領域は、1ワードごとにアドレスが割り当てられ、LEDパネル101の1画面分に相当する16ワード (16×16ビット) ごとに3つ以上のバンクに区分されている。このRAM104は、RAMコントローラ105に制御されて16ビットずつのデータの読み書きが行われる。即ち、RAMコントローラ105は、RAM104にリード/ライトの制御信号を送ると共に、内部アドレスカウンタのカウント出力をアドレスデコーダ106でデコードして送ることにより、上記ラッチ回路103がラッチした16ビットのデータを順次書き込んで記憶し、また、この記憶したデータを16ビットずつデータバッファ107に読み出して順次出力することができる。なお、このRAMコントローラ105は、外部から供給される図示しないクロック信号又は内部で生成したクロック信号に基づいて動作する。

【0005】上記RAM104からデータバッファ107に読み出された16ビットのデータは、輝度調整回路108で輝度の調整が行われてから、データドライバ109を介して上記LEDパネル101に送られる。輝度調整回路108は、16ビットの各ディジタルデータを輝度情報に応じてそれぞれPWM [Pulse Width Modulation] 信号に変換する回路である。この輝度情報は、図示

しない半固定抵抗器の印加電圧や、図示しないEEPROM [Electrically Erasable Programmable Read-Only Memory]に記憶されたディジタルデータ等であり、予めLED表示ユニット1ごとに設定されたものである。ただし、EEPROMを用いる場合には、LEDパネル101の16×16ドットの各LEDごと又は発光色ごとに個別に輝度の調整が可能となり、後に説明する表示データ信号と同様の手順で外部から輝度データを入力することにより、これを書き換えることも可能となる。

【0006】上記RAMコントローラ105は、RAM104からデータを読み出すと同時に、走査カウンタ110にもカウント用の信号を送るようになっている。走査カウンタ110は、カウント出力を走査デコーダ111でデコードして走査ドライバ112を介してLEDパネル101に送ることにより、このLEDパネル101の各行の走査を行う。

【0007】上記LED表示ユニット1には、外部から表示データ信号Data、シフトクロック信号Clock、ラッチ信号Latch及びリセット信号Resetがそれぞれ入力されるようになっている。表示データ信号Dataは、上記シフトレジスタ102に入力されると共に、このシフトレジスタ102の出力からさらに外部に送り出される。また、シフトクロック信号Clockは、このシフトレジスタ102にクロック信号として入力されると共に、バッファ113を介して外部に出力される。さらに、ラッチ信号Latchは、上記ラッチ回路103とRAMコントローラ105に入力されると共に、バッファ114を介して外部に出力される。そして、リセット信号Resetは、同じくRAMコントローラ105に入力されると共に、バッファ115を介して外部に出力される。

【0008】上記構成により、シフトレジスタ102は、シフトクロック信号Clockに従って表示データ信号Dataを16ビットにわたり順次シフトする。そして、このシフト動作によりシフトレジスタ102の出力からあふれ出た表示データ信号Dataが外部に送り出されることになる。ラッチ回路103は、ラッチ信号Latchに従って、このシフトレジスタ102上をシフトする16ビットの表示データ信号Dataをラッチする。また、RAMコントローラ105は、ラッチ信号Latchに従って、ラッチ回路103がラッチした表示データ信号DataをRAM104に書き込み記憶させると共に、リセット信号Resetに従って、書き込み用の内部アドレスカウンタのリセットを行ったり、RAM104のアクセスバンクの切り替えを行う。この結果、表示データ信号Dataは、LEDパネル101の1行分に相当する16ビットずつが順次RAM104に記憶され、これにより1画面に相当する16行分の表示データ信号Dataの記憶が完了すると、RAM104のアクセスバンクに切り替えて同様の動作を繰り返す。

【0009】このような動作によってRAM104の1

つのパンクに1画面分の表示データ信号Dataが記憶されると、RAMコントローラ105は、このパンク上の表示データ信号Dataの表示動作を開始する。即ち、読み出し用の内部アドレスカウンタを用いてこのパンクから表示データ信号Dataを1行分ずつ読み出すと共に、走査カウンタ110を動作させて、LEDパネル101の走査を行わせる。この表示動作は、次の1画面分の表示データ信号Dataの書き込み動作と並行して行うことができる。そして、LEDパネル101の1画面分の表示が完了しても、次の1画面分の表示データ信号Dataの記憶が完了していない場合には、引き続き同じパンクの表示データ信号Dataを繰り返し表示させる。従って、このLED表示ユニット1は、表示データ信号Dataの転送速度が遅い場合やこの表示データ信号Dataの入力が停止した場合にも、既に記憶した直前の表示データ信号Dataを繰り返し表示し続けることができる。しかも、RAM104には3つ以上のパンクが設けられ十分に余裕があるので、この表示動作よりも表示データ信号Dataの入力の方が多少先行したとしても、表示途中のパンクの表示データ信号Dataが書き替えられて表示が乱れるようなおそれも生じない。なお、このLED表示ユニット1は、外部から図示しない水平同期信号と垂直同期信号を入力することにより、RAM104に記憶された表示データ信号Dataを強制的にこれらの同期信号のタイミングで表示させることもできる。また、このようなRAM104を用いずに、ラッチ回路103でラッチした表示データ信号Dataを直ちにLEDパネル101に送ってリアルタイムに表示させるように構成することもできる。

【0010】上記LED表示ユニット1は、複数個をカスケード接続して使用する。即ち、例えば図9に示すように、n個のLED表示ユニット1をそれぞれ第1桁から第n桁までカスケード接続して、図示していない外部のコントローラから表示データ信号Data等を順送りにする。この場合、図10に示すように、表示データ信号Dataは、第n桁目のLED表示ユニット1における第1行目の右端のドットに対応するビットB0から送り始める。このビットB0からビットB15までの16ビットの表示データ信号Dataは、第n桁目のLED表示ユニット1の第1行目に対応するものであり、これをワードWnとすると、次には第n-1桁目のLED表示ユニット1の第1行に対応するワードWn-1を送り、さらにワードW1まで順次送り続ける。このようにして、n桁のLED表示ユニット1の第1行分(16×nビット)の全ての表示データ信号Dataを送り終えると、ラッチ信号Latchを一旦立ち上げる(直前に一度立ち下げるから立ち上げる)。すると、各LED表示ユニット1では、このラッチ信号Latchの立ち上がりによってこれらの表示データ信号DataをラッチしRAM104の第Kパンクに記憶させる。

【0011】この後、引き続いて第2行目の表示データ

信号Dataを送り、以降同様にして第16行目までの表示データ信号Dataを送ることにより、1画面分の表示データ信号Dataが各LED表示ユニット1のRAM104の第Kパンクに記憶される。また、1画面分の表示データ信号Dataを送り終えると、リセット信号Resetを一旦立ち上げて書き込みパンクを第K+1パンクに切り替える。そして、この後も同様にして表示データ信号Dataを送り続けることにより、各LED表示ユニット1のRAM104に新たな1画面分の表示データ信号Dataを記憶させると共に、前の1画面分の表示データ信号DataをLEDパネル101に表示させることができる。

【0012】なお、上記LED表示ユニット1は、簡単のためLEDパネル101の各ドットごとに単色のLEDを無階調で表示する場合について説明したが、例えば各ドットごとに赤色と緑色のLEDを配置して赤色と緑色に加えこれらを組み合わせた橙色の発光を行わせるようにしたものであってもよく、さらに他の発光色を組み合わせたり3原色の発光色に階調表示を加えて自然色表示を行わせるようにしたものであってもよい。これらの場合、各発光色の表示データ信号やこれらの各階調信号は、LED表示ユニット1にそれぞれ別個に入力することにより、上記表示データ信号Dataと同様にして取り込み表示させることができる。また、これらの信号を1つの表示データ信号Dataとしてシリアルに入力することも可能である。

【0013】また、上記LED表示ユニット1は、16×16ドット構成のものについて説明したが、その他、24×24ドット構成や16×32ドット構成等、様々なドット構成のものが存在する。そして、このようなLED表示ユニット1を多数個用い、互いに密着させて多数桁多数段に配置し大画面としたり、各段ごと等の複数画面とするなどして、所望の表示画面サイズ及び画面構成のLED表示装置として使用されるのが一般的である。

【0014】このようにLED表示ユニット1を多数桁多数段に配置して大画面のLED表示装置として使用する場合、従来は、図11に示すように、全てのLED表示ユニット1を一連のカスケード接続していた。即ち、図11の例ではn桁m段にマトリクス状に配置されたLED表示ユニット1をn×m桁のLED表示ユニット1を接続する場合と同様にして、コントローラ2に対し一連のカスケード接続していた。

【0015】また、図12に示すように、n桁m段に配置されたLED表示ユニット1を各段ごとにn桁ずつカスケード接続し、コントローラ2がこれら各段のLED表示ユニット1に対して表示データ信号Data等を振り分けて出力するように構成する場合もあった。

【0016】

【発明が解決しようとする課題】ところが、図11に示したように、全てのLED表示ユニット1を一連のカス

ケード接続とする場合には、コントローラ2がまず第m段目のn個のLED表示ユニット1の第1行目、即ちLED表示装置の画面上では $(m-1) \times 16 + 1$ 行目の表示データ信号Dataから送り始めなければならず、第1段目までを送り終えると、各LED表示ユニット1の第2行目以降の表示データ信号Dataも同様にして送ることになり、例えばCRT[Cathode-Ray Tube]等での表示用に画面全体の第1行目から順に送られて来る表示データ信号Dataを取り扱う場合には、コントローラ2がフレームメモリを用いて表示データ信号Dataの送出順序を入れ替える必要があるという問題があった。

【0017】しかも、この際、コントローラ2から送出される表示データ信号Data等の信号は、最大で $n \times m$ 個のLED表示ユニット1を伝送されることになる。従って、特に多数のLED表示ユニット1を用いて大画面のLED表示ユニットを構成する場合には、表示データ信号Data等が通過する信号線の距離が長くなるため、この間に混入する雑音の影響が大きくなり、この雑音によって最終段等のLED表示ユニット1で表示される画面に乱れが生じるおそれがあるという問題も生じていた。さらに、各LED表示ユニット1では、シフトクロック信号Clock等がバッファ113～115を通過するたびに波形が変形されて徐々にタイミングがずれるので、特に最終段のLED表示ユニット1等では、このタイミングのずれが累積して同期が外れ、表示データ信号Data等を正常に取り込むことができなくなるおそれがあるという問題も生じていた。

【0018】また、図12に示したように、各段ごとにLED表示ユニット1をカスケード接続する場合には、コントローラ2がLED表示装置の画面上での第1行目の表示データ信号Dataから送出することができ、この表示データ信号Data等が伝送されるLED表示ユニット1も最大でn個に制限されるので上記のような問題は回避することができる。しかしながら、この場合には、コントローラ2が各段ごとに表示データ信号Data等を振り分けてから順に又は同時にこれら各段に出力しなければならず、各段のLED表示ユニット1への表示データ信号Dataの送出制御が面倒なものになるという問題が生じる。しかも、LED表示ユニット1の組み合わせ段数が異なれば、コントローラ2による表示データ信号Data等の振り分け制御が変わるだけでなく、このコントローラ2の接続端子数も変更しなければならないため、任意の段数に用いることができる汎用のコントローラ2を作成することができないという問題も生じていた。

【0019】本発明は、上記事情に鑑み、ドットマトリクス方式のLED表示ユニットを多数桁多数段に組み合わせて大画面のLED表示装置として用いる場合に、これを単一の大画面のLED表示ユニットと同様に取り扱うことができるようとする汎用性の高いデータ分配器を提供することを目的としている。

【0020】

【課題を解決するための手段】上記課題を解決するため、請求項1の発明は、シリアルに送られて来る表示データ信号を順次後続桁のLED表示ユニットに送り出すと共に、この表示データ信号のうちの所定ビット数を自身のドットマトリクス方式の表示部の各行に順次対応付けて表示させるLED表示ユニットを複数桁複数段に配置したドットマトリクス型LED表示装置において、このLED表示装置の各段に設けられ、それぞれの段で複数桁にカスケード接続されたLED表示ユニットに表示データを分配するデータ分配器であって、外部装置又は上位段のデータ分配器から送られて来る表示データ信号を入力する入力手段と、入力手段が入力した表示データ信号を当該段のLED表示ユニットに送り出す第1出力手段と、入力手段が入力した表示データ信号を下位段のデータ分配器又は下位段のLED表示ユニットに送り出す第2出力手段と、第1出力手段が送出し当該段のLED表示ユニットが受け取った表示データ信号が所定行数分に達したことを検出する送出完了検出手段と、送出完了検出手段が所定行数に達したことを検出すると、第1出力手段による表示データ信号の送出を停止させ、又は、当該段のLED表示ユニットによるこの表示データ信号の受け取りを停止させると共に、第2出力手段による表示データ信号の送出を開始させ、又は、下位段のデータ分配器若しくは下位段のLED表示ユニットによるこの表示データ信号の受け取りを開始させる出力切替手段と、外部装置又は上位段のデータ分配器から送られて来るリセット信号に従って、第1出力手段による表示データ信号の送出を開始させ、又は、当該段のLED表示ユニットによるこの表示データ信号の受け取りを開始させると共に、第2出力手段による表示データ信号の送出を停止させ、又は、下位段のデータ分配器若しくは下位段のLED表示ユニットによるこの表示データ信号の受け取りを停止させる出力初期化手段とを備えたことを特徴としている。

【0021】請求項2の発明は、シリアルに送られて来る表示データ信号をシフトクロック信号に従って順次シフトレジスタ上でシフトさせてから後続桁のLED表示ユニットに送り出すと共に、ラッチ信号に従ってこのシフトレジスタ上の表示データ信号をパラレルにラッチ回路にラッチさせ、また、このラッチ回路がラッチするたびに、ラッチされた表示データ信号をドットマトリクス方式の表示部の各行に順次対応付けて適宜表示させ、表示データ信号が所定行数分このラッチ回路にラッチされたことを検出すると送信完了信号を出力し、リセット信号に従って次に表示データ信号を対応付ける表示部の行を最初の行に戻すLED表示ユニットを複数桁複数段に配置したドットマトリクス型LED表示装置において、外部装置又は上位段のデータ分配器から送られて来る表示データ信号とシフトクロック信号とラッチ信号とリセ

ット信号を入力する入力手段と、入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とリセット信号を当該段のLED表示ユニットに送り出す第1出力手段と、入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とリセット信号を下位段のデータ分配器又は下位段のLED表示ユニットに送り出す第2出力手段と、当該段のLED表示ユニットが出力する送信完了信号を入力する送信完了信号入力手段と、送信完了信号入力手段を介して送信完了信号を受け取ると、第1出力手段によるラッチ信号の送出を停止させると共に、第2出力手段によるラッチ信号の送出を開始させる出力切替手段と、入力手段が入力したリセット信号に従って、第1出力手段によるラッチ信号の送出を開始させると共に、第2出力手段によるラッチ信号の送出を停止させる出力初期化手段とを備えたことを特徴としている。

【0022】請求項3の発明は、シリアルに送られて来る表示データ信号をシフトクロック信号に従って順次シフトレジスタ上でシフトさせてから後続桁のLED表示ユニットに送り出すと共に、ラッチ信号に従ってこのシフトレジスタ上の表示データ信号をパラレルにラッチ回路にラッチさせ、また、このラッチ回路がラッチするたびに、ラッチされた表示データ信号をドットマトリクス方式の表示部の各行に順次対応付けて適宜表示させ、リセット信号に従って次に表示データ信号を対応付ける表示部の行を最初の行に戻すLED表示ユニットを複数桁複数段に配置したドットマトリクス型LED表示装置において、外部装置又は上位段のデータ分配器から送られて来る表示データ信号とシフトクロック信号とラッチ信号とリセット信号を入力する入力手段と、入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とリセット信号を当該段のLED表示ユニットに送り出す第1出力手段と、入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とリセット信号を下位段のデータ分配器又は下位段のLED表示ユニットに送り出す第2出力手段と、第1出力手段が送り出したラッチ信号のラッチ回数を計数するラッチ計数手段と、ラッチ計数手段の計数が所定数に達すると、第1出力手段によるラッチ信号の送出を停止させると共に、第2出力手段によるラッチ信号の送出を開始させる出力切替手段と、入力手段が入力したリセット信号に従って、第1出力手段によるラッチ信号の送出を開始させると共に、第2出力手段によるラッチ信号の送出を停止させる出力初期化手段とを備えたことを特徴としている。

【0023】

【作用】ドットマトリクス型LED表示装置は、LED表示ユニットを複数桁複数段に配置すると共に、各段の複数桁のLED表示ユニットをカスケード接続とする。そして、本発明のデータ分配器は、このLED表示装置の各段に設置され、それぞれの第1出力手段に当該段

10 LED表示ユニットを接続すると共に、第2出力手段には下位段のデータ分配器の入力手段を順次接続する。この場合、最終段のデータ分配器の第2出力手段には何も接続しないか、又は、最終段のデータ分配器を省略してその1段上のデータ分配器の第2出力手段に最終段のLED表示ユニットを接続して終端させる。

【0024】各データ分配器は、初期状態では、第1出力手段側の表示データ信号の送出又は受け取りが可能になると共に、第2出力手段側の表示データ信号の送出又は受け取りが停止された状態となる。従って、外部装置からシリアルに送られて来る表示データ信号は、まず第1段目のデータ分配器を介して第1段目のLED表示ユニットにのみ入力される。そして、この第1段目のLED表示ユニットに所定行数分の表示データ信号が入力されると、第1段目のデータ分配器の送出完了検出手段がこれを検出する。この送出完了検出手段は、例えば外部装置が1行分の表示データ信号を送る度にラッチ信号等の同期信号を発する場合には、この同期信号を所定数まで計数することにより表示データ信号が所定行数分に達したこと検出することができる。また、外部装置が所定行数分の表示データ信号を送る度に同期信号を発し、又は、LED表示ユニットが所定行数分の表示データ信号を受け取ったことを通知して来るようになっている場合には、この同期信号又は通知信号を検出すればよい。1行分の表示データ信号の同期信号を計数する場合には、LED表示ユニットが何行分の表示データ信号を表示できるのかを送出完了検出手段が知っている必要がある。しかし、いずれにしても、この送出完了検出手段は、LED表示ユニットの1行が何ドットで構成されているのか、またLED表示ユニットが何桁カスケード接続されているのかを知る必要はない。

【0025】表示データ信号が所定行数分に達したことを上記送出完了検出手段が検出すると、出力切替手段が第1出力手段側の表示データ信号の送出又は受け取りを停止させると共に、第2出力手段側の表示データ信号の送出又は受け取りを開始させる。すると、今度は表示データ信号が第1段目と第2段目のデータ分配器を介して第2段目のLED表示ユニットにのみ入力されるようになる。そして、以降同様にして表示データ信号が所定行数分ずつ各段のLED表示ユニットに入力され、最終段のLED表示ユニットへの入力が完了すると、全てのLED表示ユニットへの1画面分の表示データ信号の送出処理が完了する。

【0026】上記のようにして1画面分の送出を完了すると、外部装置は、リセット信号を発する。すると、各段のデータ分配器の出力初期化手段が第1出力手段側の表示データ信号の送出又は受け取りを開始させると共に、第2出力手段側の表示データ信号の送出又は受け取りを停止させるので、全てのデータ分配器は初期状態に戻る。そして、外部装置がこの後も続けて新しい表示デ

ータ信号を順次送り出せば、上記と同様の動作によつて、再び全てのLED表示ユニットへの1画面分の表示データ信号の送出処理を行うことができる。

【0027】この結果、本発明のデータ分配器によれば、外部装置が第1段目のLED表示ユニットで表示する表示データ信号から最終段のLED表示ユニットで表示する表示データ信号までを順にシリアルに送出すると共に、1画面分の表示データ信号の送出が完了したときにリセット信号を発するだけで、これらの表示データ信号を各段のLED表示ユニットにそれぞれ分配することができる。また、各段のデータ分配器は、LED表示ユニットの各行が何ビットで構成されるか、また何桁のLED表示ユニットがカスケード接続されているかによって設定や仕様を変更する必要がなく、しかも、同じ構成のデータ分配器を追加又は除去するだけで段数を変更することができるので、LED表示装置ごとの画面構成の相違に依存することのない汎用性の高いものとすることができる。

【0028】さらに、表示データ信号は、最長の場合であっても全段のデータ分配器と最終段の全桁のLED表示ユニットを伝送されるだけとなるので、第1段第1桁目のLED表示ユニットから最終段最終桁目のLED表示ユニットまでを一連のカスケード接続とした場合に比べ、この表示データ信号の伝送距離を短くすることができる。

【0029】ここで、上記出力切替手段や出力初期化手段は、例えば表示データ信号を受け取るために同期信号が付加されて送られる外部同期信号方式の場合には、少なくとも第1出力手段や第2出力手段でこの同期信号の出力を遮断されれば表示データ信号の送出を停止させることができる。この場合、LED表示ユニットは、同期信号が送られて来ないために表示データ信号を受け取ることができないので、実質的に表示データ信号の送出が停止される。しかし、表示データ信号にこのような同期信号が付加されない自己同期信号方式や非同期通信方式の場合には、この表示データ信号自身の出力を遮断するようになる。また、例えばLED表示ユニットがイネーブル信号のアクティブな場合にのみ表示データ信号を受け取ることができるような構成になっている場合には、出力切替手段や出力初期化手段がこのイネーブル信号を制御することにより表示データ信号の受け取りを停止させることができる。

【0030】上記LED表示ユニットは、入力された表示データ信号を表示部のいずれかの行に対応させた際に、直ちにこれを表示してもよい。しかし、この場合には、外部装置がリアルタイムで表示データ信号を送り続けなければならず、また、LED表示ユニットの段数を増加するとダイナミック点灯駆動方式におけるデューティ比が小さくなりすぎるおそれもある。そこで、送られて来た表示データ信号を所定行数分メモリに蓄積し、こ

の蓄積した表示データ信号を随時対応する行に表示させるようすれば、外部装置は表示画面を変更する場合にのみ表示データ信号をLED表示ユニットに送ればよく、また、この表示データ信号を送るタイミングにも自由度が増し、さらに、個々のLED表示ユニットごとに独立してダイナミック点灯駆動方式による表示を行うことができるので、段数に依存しない一定のデューティ比を得ることができる。

【0031】請求項2と請求項3の発明は、外部同期信号方式により表示データ信号にシフトクロック信号とラッチ信号を附加して送るようにした場合を示す。シフトクロック信号は、表示データ信号の各ビットの位置を知らせるための同期信号であり、ラッチ信号は、1行分の表示データ信号が送られたことを知らせるための同期信号である。そして、LED表示ユニットは、このラッチ信号を受け取ることによって始めて表示データ信号を取り込むことができるので、出力切替手段や出力初期化手段が第1出力手段や第2出力手段によるラッチ信号の送出を停止させることにより、実質的に表示データ信号の送出を停止させることができる。

【0032】請求項2の発明は、さらに、LED表示ユニットが所定行数分の表示データ信号を受け取ったときに送信完了信号を出力してこれを通知するようになっている場合を示す。この場合、各段のデータ分配器は、当該段の例えばカスケード接続された先頭のLED表示ユニットから送信完了信号を受け取ることにより、表示データ信号が所定行数分に達したことを検出することができる。しかも、各データ分配器は、所定行数が何行であるかを知る必要がないので、行構成の異なるLED表示ユニットに対しても同じものを使用することができ、さらに汎用性の高いものとなる。

【0033】請求項3の発明では、ラッチ計数手段がラッチ信号のラッチ回数を所定数まで計数する。ラッチ信号は、上記のように1行分の表示データ信号に同期して送られて来る同期信号なので、これを計数することにより表示データ信号が所定行数分に達したことを検出することができる。

【0034】
【実施例】以下、図面を参照しながら、本発明の実施例を詳述する。

【0035】図1及び図2は本発明の第1の実施例を示すものであって、図1はCASユニットの構成を示すブロック図、図2はCASユニットとLED表示ユニットとの接続を示すブロック図である。

【0036】本実施例は、図7に示したLED表示ユニット1を複数桁複数段に配置したドットマトリクス型LED表示装置において、各LED表示ユニット1にデータを分配するためのCASユニット3(データ分配器)について説明する。

【0037】このCASユニット3は、図1に示すよう

に、入力端子301と第1出力端子302及び第2出力端子303を備えている。入力端子301には、表示データ信号Dataとシフトクロック信号Clockとラッチ信号Latchとリセット信号Resetがそれぞれ入力されるようになっている。表示データ信号Dataとシフトクロック信号Clockとリセット信号Resetは、それぞれバッファ304～306を介して二方に分岐され、第1出力端子302と第2出力端子303からそのまま出力されるようになっている。ラッチ信号Latchは、バッファ307を介して二方に分岐され、さらにそれぞれ3状態バッファ308、309を介して第1出力端子302と第2出力端子303から出力されるようになっている。

【0038】上記CASユニット3内には、内部カウンタを有する制御回路310が設けられている。この制御回路310は、上記入力端子301から入力されたラッチ信号Latchとリセット信号Resetを取り込むと共に、上記3状態バッファ308、309の制御端子にそれぞれ制御信号を送つてこれらを制御するようになっている。即ち、制御回路310がリセット信号Resetの立ち上がりを検出した場合には、ラッチ信号Latchを第1出力端子302に送る3状態バッファ308を出力状態にすると共に、このラッチ信号Latchを第2出力端子303に送る3状態バッファ309をハイインピーダンスの開放状態にする。また、この制御回路310がラッチ信号Latchの立ち上がりを検出した場合には、その度に内部カウンタによってこの回数を計数し、この検出回数が16回に達したときに、ラッチ信号Latchを第1出力端子302に送る3状態バッファ308をハイインピーダンスの開放状態にすると共に、このラッチ信号Latchを第2出力端子303に送る3状態バッファ309を出力状態にする。なお、図示を省略しているが、LED表示ユニット1やCASユニット3内の各信号線はブルアップされているので、3状態バッファ308、309がハイインピーダンスの開放状態になると、このような3状態バッファ308、309の出力側ではこのラッチ信号LatchがHレベルに固定され送出が停止されることになる。また、制御回路310の内部カウンタは、16回以降の計数は意味を持たず、リセット信号Resetの立ち上がりが検出された場合に再び計数を最初から行うことが可能になる。

【0039】本実施例では、図2に示すように、n×m個のLED表示ユニット1をn桁m段に配置したドットマトリクス型LED表示装置について説明する。これらのLED表示ユニット1は、図12に示した従来例の場合と同様に、各段ごとにn個ずつがそれぞれカスケード接続されている。

【0040】上記構成のCASユニット3は、各段ごとに1個ずつ合計m個が設置される。そして、コントローラ2から送り出される表示データ信号Dataとシフトクロック信号Clockとラッチ信号Latchとリセット信号Reset

は、第1段目のCASユニット3の入力端子301に入力される。また、この第1段目のCASユニット3の第2出力端子303から送り出される表示データ信号Data等は、第2段目のCASユニット3の入力端子301に入力され、この第2段目のCASユニット3の第2出力端子303以降も順次同じようにして最終的に第m段目のCASユニット3の入力端子301に入力される。さらに、各段のCASユニット3の第1出力端子302から送り出される表示データ信号Data等は、それぞれカスケード接続された各段の第1桁目のLED表示ユニット1に入力される。なお、最終段となる第m段目のCASユニット3を省略し、第m-1段目のCASユニット3の第2出力端子303から送り出される表示データ信号Data等を第m段目のLED表示ユニット1に入力するようとしてもよい。

【0041】上記ドットマトリクス型LED表示装置の動作を説明する。コントローラ2は、最初にリセット信号Resetを一旦立ち上げることによりCASユニット3の初期化を行う。従って、各CASユニット3は、入力端子301から入力されたラッチ信号Latchを第1出力端子302側には出力するが、第2出力端子303側は3状態バッファ309によって出力が停止される。

【0042】この状態でコントローラ2は、まず第1段第n桁目のLED表示ユニット1の第1行目から第1段第1桁目のLED表示ユニット1の第1行目までの表示データ信号Dataをシフトクロック信号Clockを伴って送出する。すると、この表示データ信号Dataは、第1段目のCASユニット3を介して第1段目の各LED表示ユニット1を順送りにされ、図7に示したシフトレジスタ102に順次セットされる。なお、表示データ信号Dataやシフトクロック信号Clockは、第2段目以降のCASユニット3にも送られるので、第2段目以降の各LED表示ユニット1のシフトレジスタ102にも同じ表示データ信号Dataがセットされる。次に、コントローラ2は、第1段第1桁目のLED表示ユニット1の第1行目の表示データ信号Dataを送り終えた時点でラッチ信号Latchを一旦立ち上げる。すると、このラッチ信号Latchは、第1段目の各LED表示ユニット1に送られるので、これらのLED表示ユニット1では、それぞれのシフトレジスタ102にセットされた第1行目の表示データ信号Dataをラッチ回路103にラッチしRAM104に記憶させる。しかし、このラッチ信号Latchは、第2段目以降のCASユニット3には送られないで、第2段目以降の各LED表示ユニット1のシフトレジスタ102にセットされた表示データ信号Dataは放置されたままとなる。

【0043】上記のようにして第1段目の各LED表示ユニット1の第1行目の表示データ信号Dataを送り終ると、コントローラ2は、引き続いて第2行目から第16行目までの表示データ信号Dataを順次同様にして送出

する。そして、この第1段目の各LED表示ユニット1は、これら第2行目以降の表示データ信号Dataを順次RAM104に記憶させ、それぞれのLED表示ユニット1における1画面分の表示データ信号Dataを全て記憶する。

【0044】また、この際、第1段目のCASユニット3では、最後の第16行目の表示データ信号Dataのセットを行なうラッチ信号Latchを入力することにより、制御回路310が内部カウンタの計数を完了するので、以降のラッチ信号Latchの出力を第1出力端子302側から第2出力端子303側に切り替える。すると、この後にコントローラ2が送出するラッチ信号Latchは、第1段目と第2段目のCASユニット3を介して第2段目の各LED表示ユニット1にのみ送られるようになり、コントローラ2が引き続いて送出する第1行目から第16行目の表示データ信号Dataは、第2段目の各LED表示ユニット1のRAM104に順次記憶されることになる。そして、以降も同様にして、コントローラ2からの表示データ信号Dataの送出に伴って、ラッチ信号Latchが各段のLED表示ユニット1に1段ずつ順に送られるので、それぞれの表示データ信号Dataが全ての段のLED表示ユニット1に順次分配されてそれぞれのRAM104に記憶される。

【0045】このようにしてドットマトリクス型LED表示装置全体の1画面分の表示データ信号Dataが各LED表示ユニット1に記憶されると、コントローラ2は、リセット信号Resetを一旦立ち上げる。すると、各段のCASユニット3が再び初期状態に戻るので、上記動作を繰り返すことにより次の1画面分の表示データ信号Dataを各LED表示ユニット1のRAM104に記憶させることができるようになる。この際、各LED表示ユニット1では、新しい表示データ信号DataをRAM104上の先の表示データ信号Dataとは別のバンクに記憶される。

【0046】上記により1画面分の表示データ信号Dataを記憶した各LED表示ユニット1は、自動的に先の1画面分の表示データ信号DataをRAM104から順次読み出し、ダイナミック点灯駆動方式によってLEDパネル101で表示する。また、コントローラ2が送出する図示しない水平同期信号と垂直同期信号を入力することにより、これらの同期信号に同期させてダイナミック点灯駆動方式による表示を行わせることもできる。

【0047】この結果、コントローラ2は、第1段目の第1行から第m段目の第16行までの $16 \times m$ 行の表示データ信号Dataをシフトクロック信号Clockを伴って順に送出し、各行の区切りでラッチ信号Latchを一旦立ち上げると共に、これらの表示データ信号Dataの送出後にリセット信号Resetを一旦立ち上げるだけで、n行m段の各LED表示ユニット1にそれぞれの表示データ信号Dataを送ることができる。そして、この際、コントローラ2は、

ラ2は、LED表示ユニット1の各段の区切りを意識することなく連続して表示データ信号Dataの送出を行うことができる。また、送出される表示データ信号Dataは、最長でもm段のCASユニット3とn桁のLED表示ユニット1を伝送されるだけなので、 $n \times m$ 個のLED表示ユニット1を全て一連のカスケード接続とした場合に比べて、伝送ユニット数が $m+n$ に大幅に減少する。

【0048】以上説明したように、本実施例のCASユニット3を用いると、複数のLED表示ユニット1を組み合わせてドットマトリクス型LED表示装置を構成する場合に、コントローラ2は、LED表示ユニット1が各段ごとにカスケード接続されているということを考慮することなく、大画面のLED表示ユニットを1ユニットだけ用いた場合と同様に表示データ信号Data等を送出することができる。しかも、LED表示ユニット1の桁数を変更する場合には、コントローラ2が送出する1行分の表示データ信号Dataのデータ数を変更するだけで足り、CASユニット3には変更の必要がなく、LED表示ユニット1の段数を変更する場合にも、この段数に応じて同じ構成のCASユニット3を追加又は除去するだけで、各CASユニット3自体には何らの変更も加える必要がない。さらに、多数のLED表示ユニット1を組み合わせて特に大画面のドットマトリクス型LED表示装置を構成する場合には、表示データ信号Data等が通過するユニット数が少なくて済むので、雑音やタイミングのずれの影響を受けるおそれがなくなる。

【0049】ところで、上記実施例では、 16×16 ドット構成のLED表示ユニット1を使用したが、実際のLED表示ユニット1は、この他に例えば 16×32 ドット構成や 24×24 ドット構成のものが存在する。そして、 16×32 ドット構成のLED表示ユニット1について、16行表示として用いる限り、上記CASユニット3をそのまま利用することができ、 16×16 ドット構成のものと混在させることも可能である。しかし、 24×24 ドット構成のLED表示ユニット1や、 16×32 ドット構成であってもこれを32行表示として用いる場合には、各LED表示ユニット1の行数が異なるために、上記CASユニット3における制御回路310の内部カウンタの計数完了値を24回又は32回に修正する必要がある。ただし、このような修正は、ハードウエア的な変更を伴うものではなく、例えば基板上に設けたディップスイッチ等で容易に行なうことができるで、CASユニット3の汎用性が損なわれるようなこともほとんどない。

【0050】図3は本発明の第2の実施例を示すものであって、CASユニットの構成を示すブロック図である。なお、図1に示した第1の実施例と同様の構成を有する部材には同じ番号を付記して説明を省略する。

【0051】上記第1の実施例では、CASユニット3がラッチ信号Latchの送出のみを制御するので、このラ

ラッチ信号Latchが送られて来ない段の各LED表示ユニット1にも表示データ信号Dataとシフトクロック信号Clockが送られて来て、シフトレジスタ102で無駄にシフト動作が行われることになる。そこで、図3に示すように、表示データ信号Dataとシフトクロック信号Clockの信号線における第1出力端子302と第2出力端子303の直前にも3状態バッファ311～314をそれぞれ押入して3状態バッファ308, 309と同様に制御回路310で制御するように構成すれば、ラッチ信号Latchと共にこれら表示データ信号Dataとシフトクロック信号Clockの送出も制御することができる。

【0052】図4及び図5は本発明の第3の実施例を示すものであって、図4はCASユニットの構成を示すブロック図、図5はLED表示ユニットの入力部の構成を示すブロック図である。なお、図1に示した第1の実施例と同様の構成を有する部材には同じ番号を付記して説明を省略する。

【0053】LED表示ユニット1がイネーブル信号Enableを受け付け、このイネーブル信号Enableがアクティブな場合にのみ表示データ信号Data等を受け取るように構成されている場合には、図4に示すように、CASユニット3が表示データ信号Dataとシフトクロック信号Clockとラッチ信号Latchとリセット信号Resetを第1出力端子302と第2出力端子303にそのまま出力させ、イネーブル信号Enableのみを制御するように構成することもできる。この場合、制御回路310は、入力端子301から入力されるイネーブル信号Enableがアクティブになると、第1出力端子302に出力するイネーブル信号Enableのみをアクティブにすると共に、内部カウンタでラッチ信号Latchの立ち上がりを計数する。そして、この計数が完了すると、第1出力端子302のイネーブル信号Enableを非アクティブにし、第2出力端子303に出力するイネーブル信号Enableをアクティブにする。従って、この場合にもCASユニット3は、16行分ずつ表示データ信号Data等を各段のLED表示ユニット1に分配することができる。なお、第1段目のCASユニット3に入力するイネーブル信号Enableは、コントローラ2から送るようにしててもよいし、常時アクティブとなるように固定しておいてもよい。

【0054】上記LED表示ユニット1の入力部には、図5に示すように、イネーブル信号Enableが一方の入力に送られるANDゲート116, 117が設けられ、シフトクロック信号Clockとラッチ信号LatchがこれらのANDゲート116, 117を介して内部に取り込まれるようになっている。従って、このイネーブル信号EnableをLレベル(非アクティブ)にすれば、LED表示ユニット1にはシフトクロック信号Clockとラッチ信号Latchが取り込まれず、シフトレジスタ102のシフト動作やラッチ回路103のラッチ動作が抑制される。

【0055】図6は本発明の第4の実施例を示すもので

あって、CASユニットの構成を示すブロック図である。なお、図1に示した第1の実施例と同様の構成を有する部材には同じ番号を付記して説明を省略する。

【0056】LED表示ユニット1自身が16行分の表示データ信号Dataを受け取ったことを送信完了信号によって外部に通知することができるよう構成されている場合には、CASユニット3がこの送信完了信号を受け取り、これに基づいてラッチ信号Latchの出力を第1出力端子302から第2出力端子303に切り替えるようになることができる。この場合、CASユニット3は、図6に示すように、当該段にカスケード接続された先頭のLED表示ユニット1から、送信完了信号を受け取り制御回路310に入力するように構成される。また、制御回路310は、この送信完了信号を受け取った場合に、3状態バッファ308をハイインピーダンスの開放状態にしてラッチ信号Latchの第1出力端子302への送出を停止させると共に、3状態バッファ309を出力状態にして、このラッチ信号Latchの第2出力端子303への送出を開始させるように制御する。

【0057】従って、この制御回路310は、ラッチ信号Latchの計数が不要となり、このラッチ信号Latchを入力したり内部カウンタを設ける必要がなくなる。しかも、接続するLED表示ユニット1の行数を知る必要もなくなるので、16行以外の例えば24行構成(24×24ドット構成)のLED表示ユニット1等を接続した場合にも、設定等を変更することなくそのまま使用することができ、CASユニット3をさらに汎用性の高いものとすることができる。

【0058】ここで、LED表示ユニット1自身は、送られて来た表示データ信号Dataが所定行数に達したことを内部で検知しているので、このような送信完了信号を出力するのは容易である。

【0059】なお、上記第1～第4の実施例では、単色のLEDを無階調で表示するLED表示ユニット1を用いる場合について説明したが、多色表示や階調表示及びこれらを組み合わせた自然色表示を行うLED表示ユニット1についても同様に実施することができる。これらの場合、各発光色の表示データ信号を別個にLED表示ユニット1に送ることにより、それぞれを上記表示データ信号Dataと同様に取り扱うことができる。また、時分割によりシリアルに送る場合には、上記と同様に表示データ信号Dataの信号線は1本で足り、各LED表示ユニット1の内部で分離されることになる。また、階調表示のための階調信号は、1ドットの1発光色についてのデータが複数ビットに増加するだけなので、これも同様に取り扱うことができる。さらに、上記第1～第4の実施例では、発明に関連する必要最小限の信号のみを示したが、適宜他の信号を追加して構成することも可能である。

【0060】また、上記第1～第4の実施例では、入力

された表示データ信号Dataを一旦RAM104に記憶するLED表示ユニット1について説明したが、表示データ信号Dataを1行分入力後直ちに表示するようなLED表示ユニット1についても同様に実施することができる。

【0061】

【発明の効果】以上の説明から明らかなように、本発明のデータ分配器を用いれば、LED表示ユニットを複数桁複数段に配置して大画面のドットマトリクス型LED表示装置を構成する場合に、表示データ信号を並び替えたり各段ごとに振り分けたりすることなく、単一の大画面のLED表示ユニットを使用する場合と同様に送ることができるので、表示データ信号の送出制御を容易にすることができる。また、LED表示ユニットの桁数が変更されてもデータ分配器はそのまま変更を加えることなく使用でき、このLED表示ユニットの段数を変更する場合にも、同じ構成のデータ分配器を追加又は除去するだけでよいので、このデータ分配器をどのようなドット構成のLED表示装置にも利用可能な汎用性の高いものとすることができます。しかも、多数のLED表示ユニットを全て一連にカスケード接続した場合に比べ、表示データ信号の伝送距離を短くすることができるので、雑音の影響を受け難くすると共に、高速駆動も可能にすることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示すものであって、CASユニットの構成を示すブロック図である。

【図2】本発明の第1の実施例を示すものであって、CASユニットとLED表示ユニットとの接続を示すブロック図である。

【図3】本発明の第2の実施例を示すものであって、CASユニットの構成を示すブロック図である。

【図4】本発明の第3の実施例を示すものであって、CASユニットの構成を示すブロック図である。

【図5】本発明の第3の実施例を示すものであって、LED表示ユニットの入力部の構成を示すブロック図である。

【図6】本発明の第4の実施例を示すものであって、CASユニットの構成を示すブロック図である。

【図7】LED表示ユニットの構成を示すブロック図である。

10 【図8】LEDパネルの構成を示すブロック図である。

【図9】LED表示ユニットのカスケード接続を示すブロック図である。

【図10】カスケード接続したLED表示ユニットの動作を示すタイムチャートである。

【図11】従来例を示すものであって、多数桁多数段に配置したLED表示ユニットを一連にカスケード接続した場合を示すブロック図である。

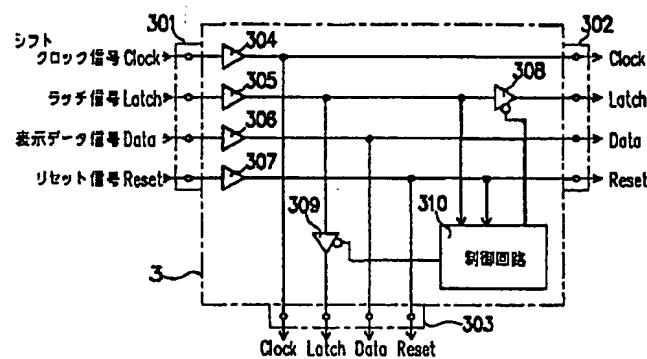
【図12】従来例を示すものであって、多数桁多数段に配置したLED表示ユニットを各段ごとにカスケード接続した場合を示すブロック図である。

【符号の説明】

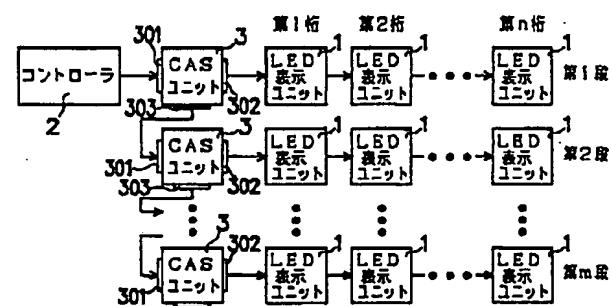
1	LEDユニット
101	LEDパネル
102	シフトレジスタ
103	ラッチ回路
3	CASユニット
301	入力端子
302	第1出力端子
303	第2出力端子
308	3状態バッファ
309	3状態バッファ
310	制御回路

30	308
309	309
310	310

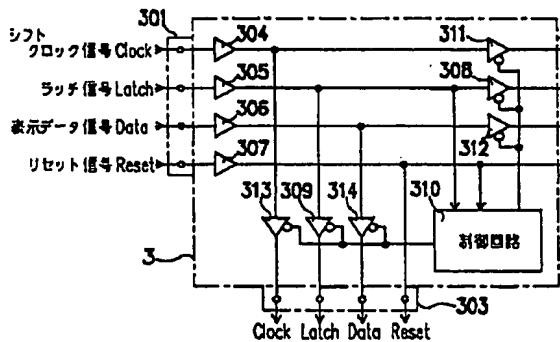
【図1】



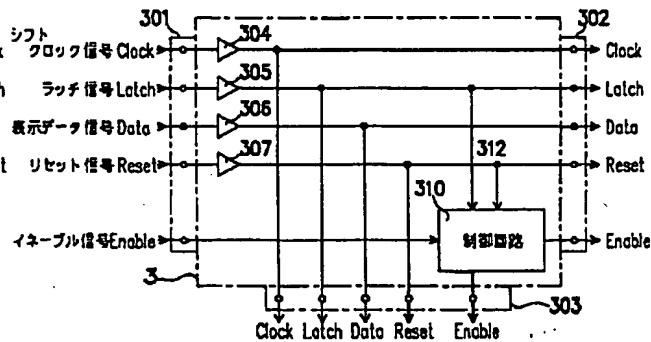
【図2】



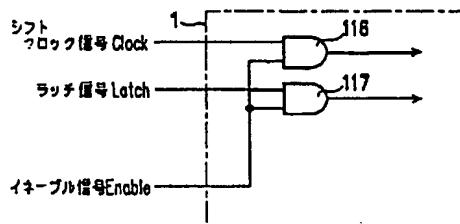
【図3】



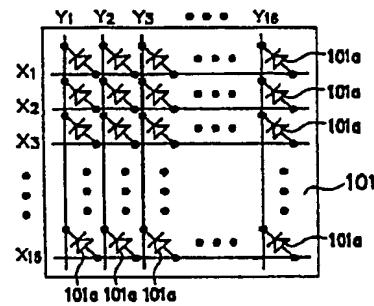
【図4】



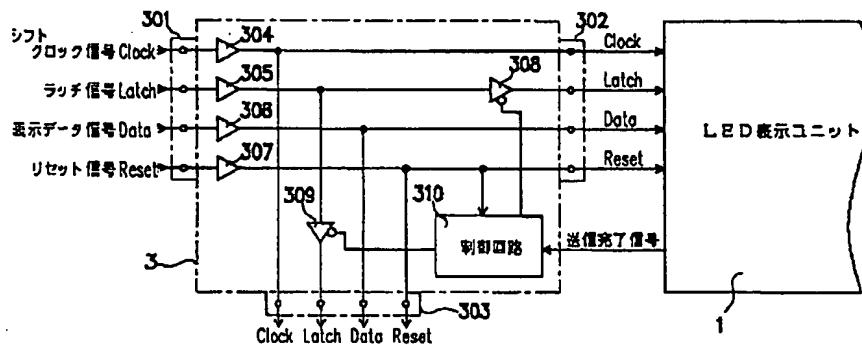
【図5】



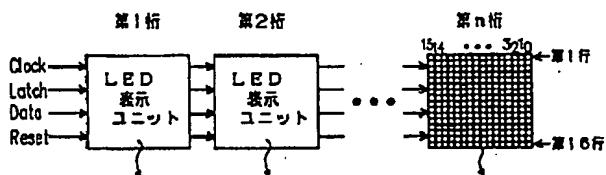
【図8】



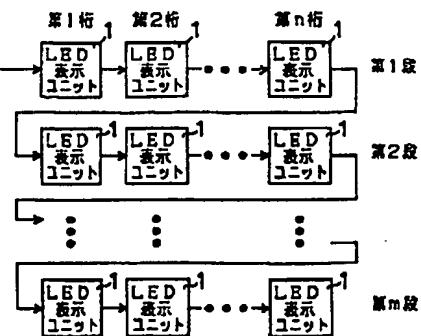
【図6】



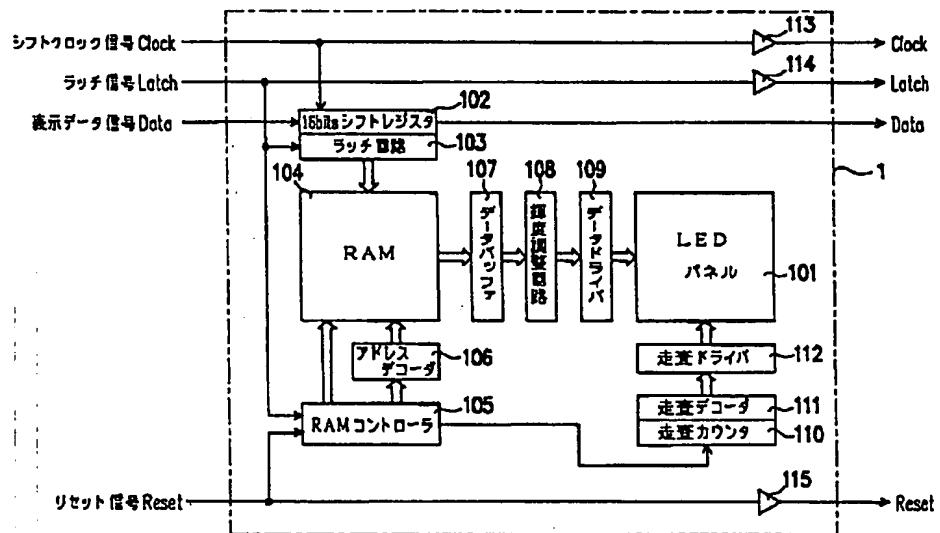
【図9】



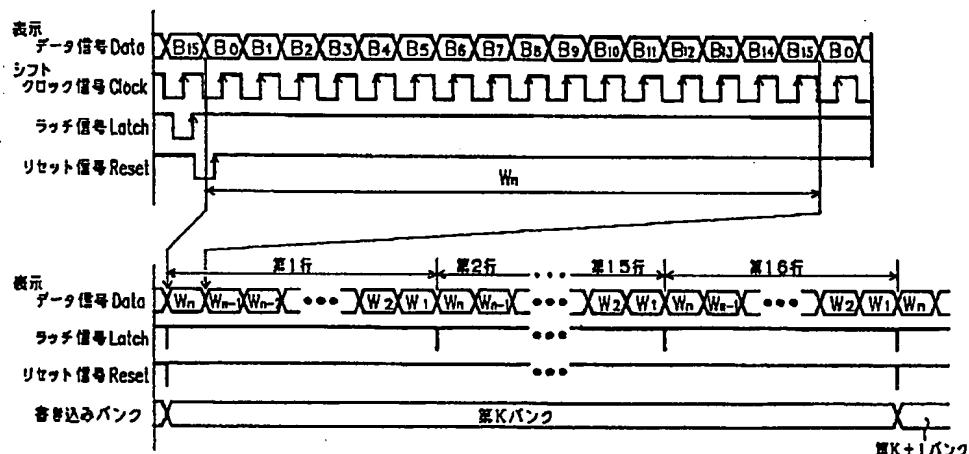
【図11】



[图7]



【图10】



[図12]

